

3.5. "Внутренняя" схемотехника и технологические серии ИМС, шины и гонки

✓ Нужны логические **вентили**: каскады на основе электронных элементов, обеспечивающие выполнение элементарных логических операций (простейшие функции, функции универсальных элементов).

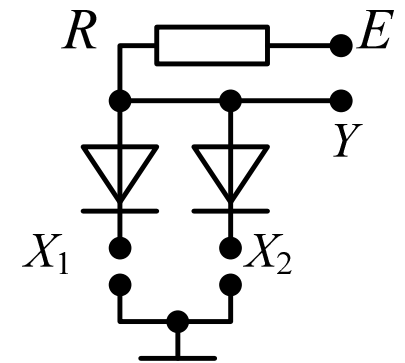
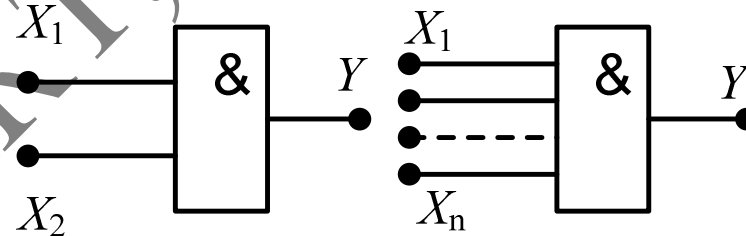
! Нужны нелинейные элементы.

✓ Простейшая наглядная иллюстрация: применение диодов.

Примитивная модель диода:

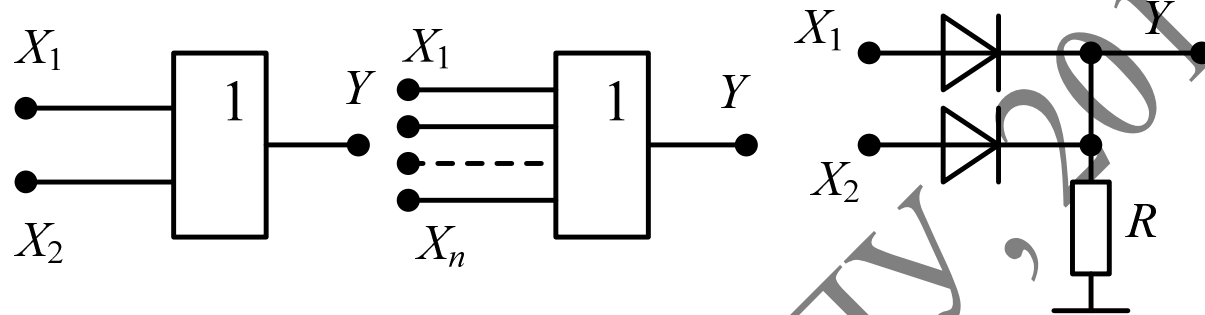
- положительное напряжение – низкое сопротивление, большой ток;
- отрицательное напряжение – очень высокое сопротивление, ток практически отсутствует.

• Логическое умножение (для простоты полагаем $U^1 \sim +E$, $U^0 \sim 0$)



- 1) $U_{x1} \geq E$ и $U_{x2} \geq E \rightarrow$ тока нет (Д ~ разрыв) $\rightarrow U_R \approx 0$ и $U_Y \approx E = U^1$
- 2) $U_{x1} \approx 0$ (любой или оба) \rightarrow ток большой (Д ~ замыкание) $\approx E/R$
 $\rightarrow U_R \approx E$ и $U_Y \approx 0 = U^0$

- Логическое сложение:



- 1) $U_{x1} \approx 0$ и $U_{x2} \approx 0 \rightarrow$ тока нет (Д ~ разрыв) $\rightarrow U_R = U_Y \approx 0 = U^0$.
- 2) $U_{x1} \approx E$ (любой или оба) \rightarrow ток большой (Д ~ замыкание) $\approx E/R$, и $U_R \approx E$, при этом $U_Y \approx E = U^1$.

! Наличие диодов принципиально важно, если $U_{x1} \neq U_{x2}$.

- Реальные схемы намного сложнее и эффективнее.
- В абсолютном большинстве случаев фактические схемы реализуются на основе транзисторных структур.



Биполярный транзистор

На подложке формируется миниатюрная трехслойная структура несобственных полупроводников разных типов:

- Выводы: *коллектор, база, эмиттер*.

! К и Э одной проводимости (разное легирование),
Б - другой проводимости.

! Два варианта БТ: р-п-р тип или п-р-п типов.

Физика явлений в структуре основана на ФТФ и изучается в курсах "Электронные приборы" и других дисциплинах.

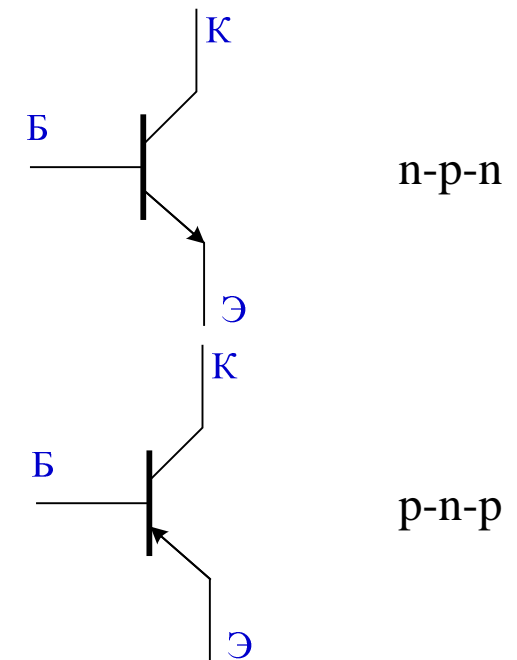
- *Одно из основных свойств, реализуемых в схеме БТ:*

При определенных смещениях $E_{КЭ}$, $E_{БЭ}$ малые изменения i_B значительно меняют i_K (и $i_Э \approx i_K$):

$i_K = \beta \cdot i_B$, для БТ β от нескольких десятков до двух-трех сотен

- Есть множество разновидностей БТ (для высокого быстродействия, повышенных напряжений, мощности, ...)

- Обозначение на схемах:



- Транзисторы используются в каскадах (ЕП, $u_{\text{ВХ}}$, $u_{\text{ВЫХ}}$, резисторы, м.б. конденсаторы и др. элементы) с разным вариантом включения транзистора в таком каскаде

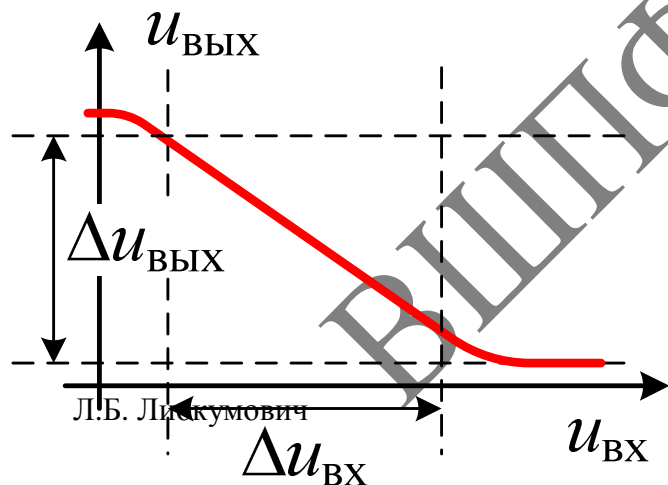
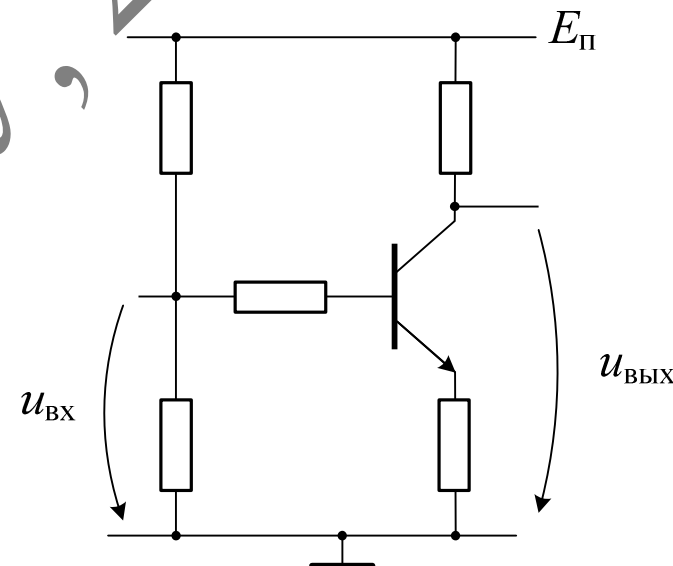
Пример: простейший каскад с включением БТ по "схеме с общим эмиттером".

$$\begin{aligned} \Delta i_{\text{Б}} &\sim \Delta u_{\text{ВХ}} \\ \Delta u_{\text{ВЫХ}} &\sim -\Delta i_{\text{К}} \quad \rightarrow \quad \Delta u_{\text{ВЫХ}} \sim -K \cdot \Delta u_{\text{ВХ}} \\ &+ \\ i_{\text{К}} &= \beta \cdot i_{\text{Б}} \end{aligned}$$

усиление!

! Основной механизм: малый сигнал (ток базы) управляет большим (ток коллектора, эмиттера).

! Энергия для усиления (повышения мощности) от источника питания.



! Малые $\Delta u_{\text{ВХ}}$ приводят к большим $\Delta u_{\text{ВЫХ}}$, но обычно величина $\Delta u_{\text{ВЫХ}}$ ограничена диапазоном от ≈ 0 до $\approx E_{\text{П}}$ (при двухполярном питании от $\approx -E_{\text{П}}$),
– при снижении $i_{\text{К}}$ предел $u_{\text{ВЫХ}} \approx E_{\text{П}}$,

– при росте i_K снижается $U_{КЭ}$ и не выполняется $i_K = \beta \cdot i_B$.

! Можно строить усилительные каскады по другим вариантам включения БТ ("схема с общей базой" и "с общим коллектором")

! В подобных схемах м.б. усиление и напряжения и тока (усиление мощности).

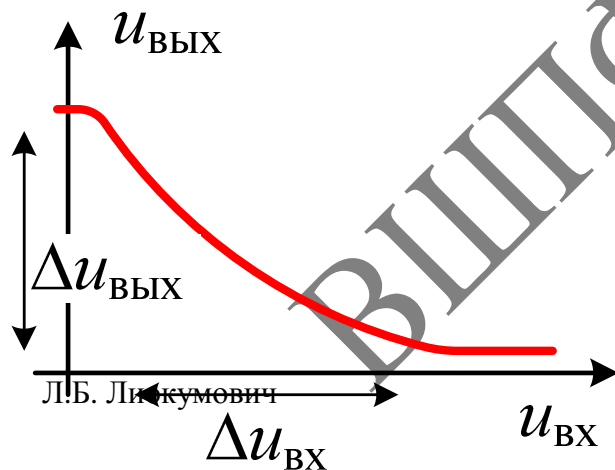
М.б. повторение напряжения и усиление тока: высокое $R_{вх}$, низкое $R_{вых}$ (повторитель, буфер, развязка).

! С использованием двух или нескольких БТ можно создавать более эффективные усилительные каскады, дифференциальный усилитель и т.п.

! Эффективны "комплементарные" схемы, сочетающие в каскаде БТ р-п-р и п-р-п типов.

! В сочетании подобных усилителей и обратной связи можно создавать схемы стабилизации, генерации, компараторы и многие другие устройства

• **Нелинейные** каскады на БТ



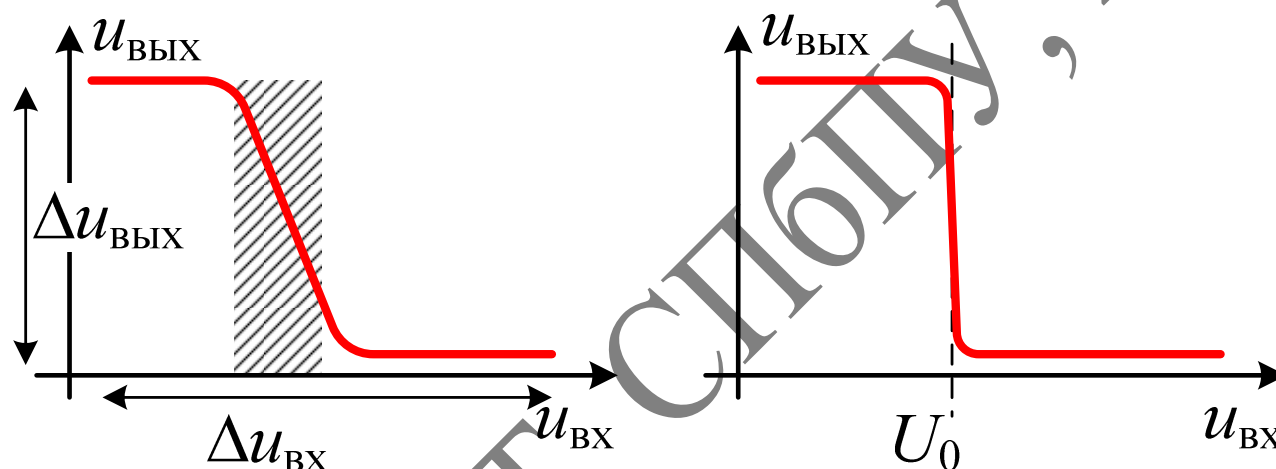
Форма выходного сигнала отличается от формы входного (нелинейные преобразования)

- Модуляция
- Детектирование
- Генерация

– аналоговое перемножение (смесители, синхронные детекторы, ...)

! М.б. в сочетании с усилением: $\Delta u_{\text{ВЫХ}} \gg \Delta u_{\text{ВХ}}$.

- БТ в *ключевом* режиме.



- Элементы импульсной техники.
- Элементы ЦИФРОВОЙ ЭЛЕКТРОНИКИ !

! Не путать ключевой режим работы транзисторов с элементом "электронный ключ".

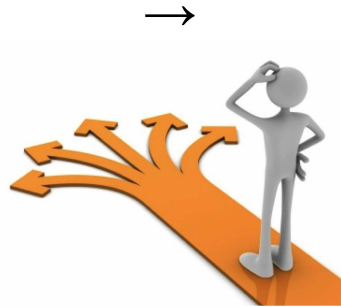
- На основе транзисторных каскадов с двумя или несколькими транзисторами можно создавать вентили элементарных логических операций и др. простейших ЛФ.

- При использовании простых приемов, на основе каскадов с БТ в ключевом режиме можно формировать пороговые и двухпороговые схемы (триггер Шмидта), триггеры с памятью и т.д. ...

✓ Полевые транзисторы

✓ Технологические серии цифровых микросхем

- Технологические подходы;
- Идеология построения вентилей.



Деление на крупные классы –
технологические серии
(могут делиться на серии-
подгруппы с цифровым кодом
серии)

Серии ИМС отличаются как по структуре используемых активных элементов (транзисторов и транзисторных каскадов), так и по принципу построения связей между ними.

- ТТЛ и ее разновидности
– транзисторно-транзисторная логика.
- ИИЛ (И²Л) – интегральная инжекционная логика.
- ЭСЛ – эмиттерно связанная логика.
- ДТЛ – диодно-транзисторная логика.
- МОП – логика на полевых (МОП) транзисторах.
- КМОП – логика на комплиментарных МОП структурах.

И другие.



✓ Микросхемы ТТЛ

Технологическая серия, появившаяся в начале 60-х годов, основанная на использовании многоэмиттерных транзисторов во входных каскадах вентилях.

- Стандартные значения параметров ТТЛ серии:

- номинальное напряжение питания 5 В.

- $U_{ВХ}^1 \geq 2 \text{ В}; U_{ВХ}^0 \leq 0,8 \text{ В}.$

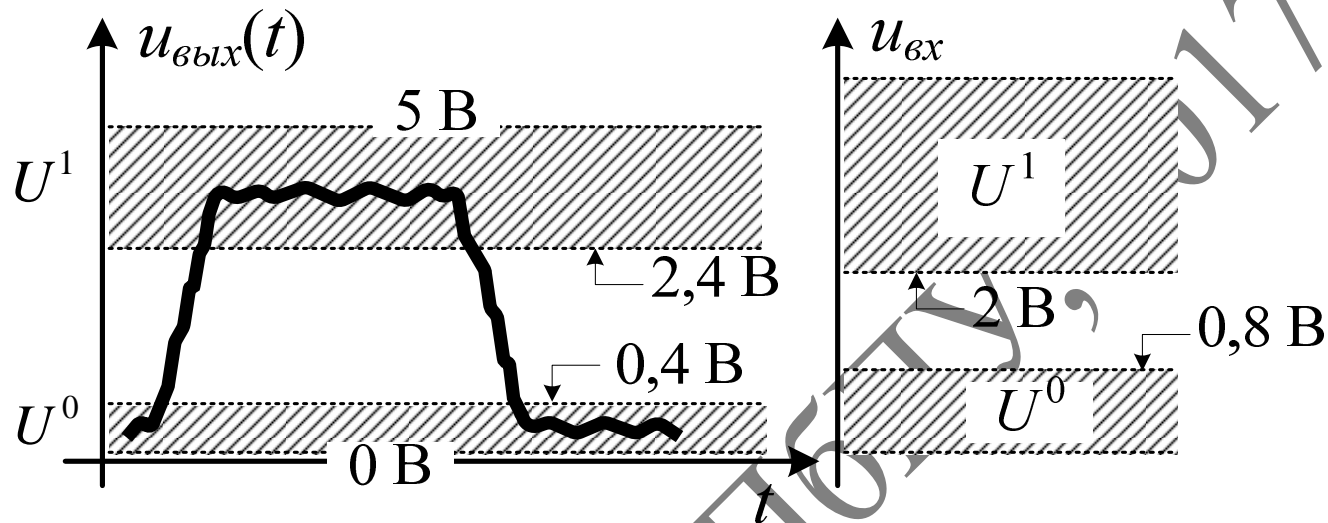
- $I_{ВХ}^1 \leq 40 \text{ мкА}; I_{ВХ}^0 \leq 1,6 \text{ мА}.$

- $U_{ВЫХ}^1 \geq 2,4 \text{ В}; U_{ВЫХ}^0 \leq 0,4 \text{ В}.$

- $I_{ВЫХ}^1 \geq 400 \text{ мкА}; I_{ВЫХ}^0 \geq 16 \text{ мА}.$

! Нагрузочная способность 10 (сколько входов можно подключить к одному выходу)

- $\tau_3 = 20 \text{ нс}$ (частоты до 10 – 30 МГц).



- Стандартные серии микросхем отечественных ТТЛ 130, 133 [аналог SN54], 135, 155 [аналог SN74]
- Для логических микросхем ТТЛ характерны элементы И-НЕ. Например, базовая микросхема К155ЛА1 - два элемента 4И-НЕ. МС К155ЛП5 содержит 4 элемента “исключающее ИЛИ”. Выпускаются микросхемы 4Х2И-НЕ (К155ЛА3), 3Х3И-НЕ (155ЛА4), 8И-НЕ (155ЛА2) и др. Есть достаточно сложные логические структуры И-ИЛИ-НЕ: К155ЛР3, ЛР4, ЛР11.

✓ Модифицированные ТТЛ серии

- Маломощная - 134, 158 [SN74L]
(снижение быстродействия - $F_{\max} = 3$ МГц).
 - Быстродействующая - 131 [SN74H] - $F_{\max} = 50$ МГц.
 - Есть ряд ТТЛ серий с диодами Шотки
1530, 1533, 1531, КР1531
(τ_z - единицы нс, частоты – сотни МГц).
- ! Либо быстродействие, либо низкое потребление.



ВЫШЕФИКТ, СПЕКТ

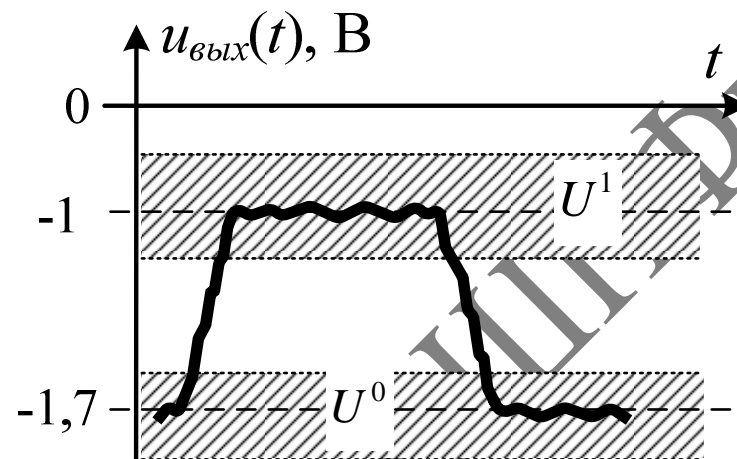
✓ Микросхемы ЭСЛ

Строятся на транзисторных схемах, с объединенными эмиттерами.

По сравнению с другими сериями обладают *максимальным быстродействием*, (и *максимальным потреблением*).

! Максимальное быстродействие за счет работы транзисторов не в ключевом, а в линейном режиме (исключается задержка, связанная с насыщением).

- Отечественные серии 100, К500, К1500 (Motorola - MC10000)
- Ключевые параметры*:
 - Напряжение питания: $-5,2\text{ В}$ отрицательное! (требуется точность $\pm 5\%$).
 - $U^1 = -1\text{ В}$ (от $-0,86$ до $-1,04$), $U^0 = -1,7\text{ В}$ (от $-1,65$ до $-1,86$).
 - $\tau_3 < 3\text{ нс}$.
 - Мощность, потребляемая одним логическим элементом может быть от единиц до десятков мВт.



Л.Б. Лиокумович

- Функциональные возможности широкие:
ЛЭ, дешифраторы, арифм. утр., триггеры, ЗУ, ЦАПы.
- Нагрузочная способность:
 - по постоянному току (например, генератор константы) очень большая (эффективные выходные эмиттерные повторители);
 - по выводам с высокочастотными сигналами она (динамическая нагрузочная способность) существенно меньше 10 – 15 (влияния входной емкости).

✓ Микросхемы КМОП

- Используют *полевые* транзисторы.
(ПТ имеют меньшие габариты, меньшее потребление, более высокое быстродействие, очень высокое входное сопротивление, входной ток практически отсутствует).
- Характерно использование каскадов "электронных ключей" (сочетание с аналоговыми сигналами, двунаправленность).
- ИС серии КМОП строятся на сочетаниях МОП транзисторов разной проводимости (разные типы полупроводников и полярности требуемых смещений).
- Отечественные КМОП серии: 176, 561, 564, КР1561, 1564
- Параметры:
 - Напряжение питания ~ 9 В (176 серия), 13–15 В (.561, .564 серии), обычно широкие допуски.
 - Большая нагрузочная способность ~ 50 ;
 - τ_z : от 200 нс (176 серия) до 10 нс (1561, 1504 серии).
 - Обычно $U^1 \approx U_{\text{п}}$, $U^0 \approx 0$.

! В настоящее время очень распространенная и популярная серия. Хороший компромисс по комплексу параметров.



Шины. Микросхемы с тремя состояниями. Микросхемы с открытым выходом.

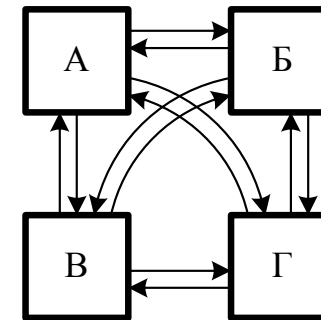
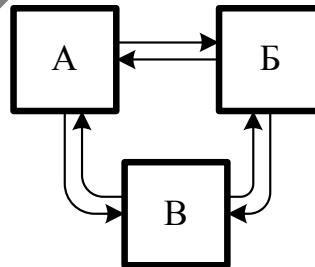
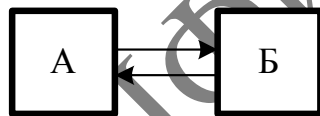
- ✓ Выходы цифровых МС – источник напряжения (низкое $R_{\text{вых}}$, для \uparrow нагрузочной способности).
- ✓ Недопустимо соединение двух или более выходов!
 - неправильная работа МС или выход из строя;
 - недопустимо с точки зрения однозначности работы устройства.
- ✓ Есть ситуации, когда целесообразно рассмотреть возможность такого соединения.



*Оно нам надо? Да, НАДО!
Для работы с **шинами данных**.*



- Несколько самостоятельных блоков, между ними должна происходить передача данных.

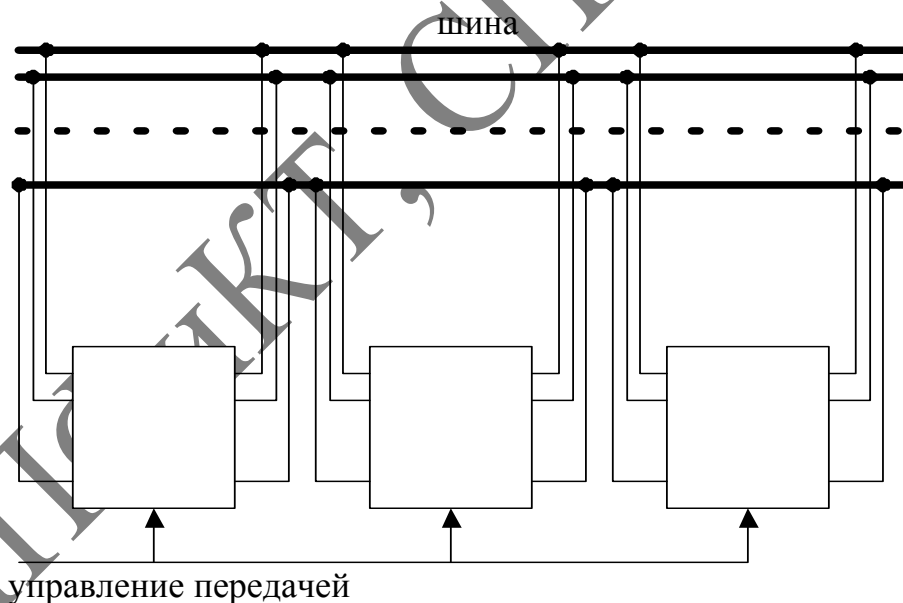


2 блока: 1 двойной набор; 3 блока: 3 двойных набора; 4 блока: 6 двойных наборов;

- ??? Соединение блоков “отдельно все со всеми” – НЕвыгодно, НЕэффективно, НЕгибко.

✓ Нормальный вариант – **шина** данных

- Набор проводников (как правило 2^n), к которому подсоединяются *входы и выходы ВСЕХ* “общающихся” систем.
- Передача/прием информации происходит “по очереди” (! однозначность логики работы).
Один блок – передает (работают выходы), другие только принимают данные (работают только входы, их выходы не должны работать в плане влияния на уровень напряжения на шине).
- Для соблюдения очередности должна быть система управления передачей данных по шине (формирующая систему сигналов, управляющих работой блоков).



! Параллельное подключение к шине нескольких входов НЕ проблема (устройства, которые не должны в данный момент воспринимать информацию нетрудно заблокировать).

! ПРОБЛЕМА как при передаче данных от одного блока исключить действие на него других выходов, подключенных к *этим же* проводникам шины.

✓ Для разрешения задачи подключения к шине выпускаются микросхемы со специальной конструкцией выходов:

1) МС (выходы МС) *с третьим состоянием.*

2) МС (выходы МС) *с открытым коллектором* (или *с открытым выходом*).

3) Можно использовать мультиплексоры (коммутаторы), см. 3.8.

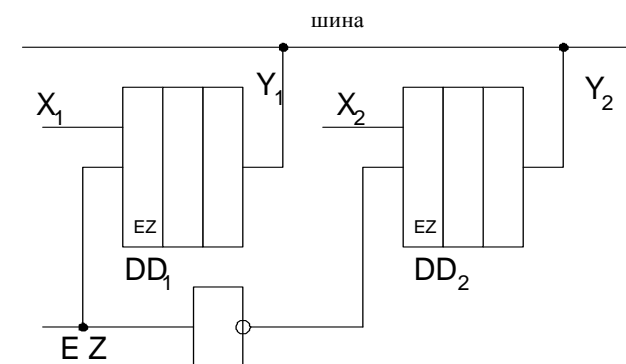


Микросхемы с третьим состоянием (выхода).

- На выходе кроме U^0 и U^1 , возможно *третье* состояние – выход имеет высокое сопротивление и относительно общей точки и цепи питания. Т.е. выход фактически “отсоединен” от МС. Напряжение задается другими источниками, подключенными к этому проводнику.
- Обычно обозначают буквой “z”, а вход, переводящий микросхему в третье состояние обычно обозначается с помощью **DE** (E_z) – “блокировка выхода”.

Пример. Две микросхемы подключены к шине:

- $E_z=1$ на шину поступает сигнал с DD1 (DD2 – “отсоединена”)
- $E_z=0$ на шину поступает сигнал с DD2 (DD1 – “отсоединена”).



Аналогично и при большем числе блоков.

Система управления должна обеспечить: только один блок передает (задает U на проводниках шины), все остальные в 3-м состоянии (выходы на шину "отключены", блоки только принимают данные шины).

Микросхемы с открытым выходом.

Выходные каскады выполнены на БТ по специальной схеме (схема с открытым коллектором). Такой каскад дает следующие свойства:

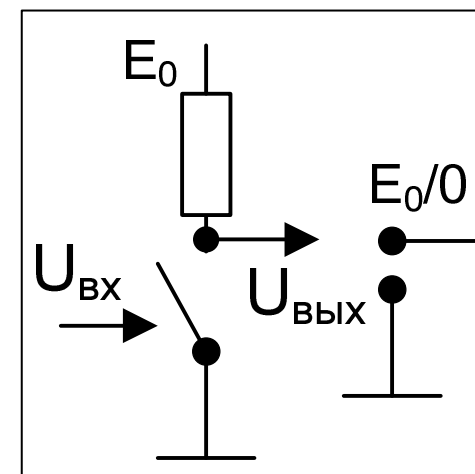
- При формировании низкого уровня U (уровень "0") работает как источник напряжения.
- При формировании высокого уровня ("1"), напряжение возникает если выход "никуда не подключен" (или высокоомная нагрузка), или подсоединен к такому же уровню.

Если выход подключен к источнику низкого напряжения ("0"), то тогда выходное напряжение снижается до низкого уровня ("0") без повреждения транзистора (это штатный режим каскада).

✓ Соединение нескольких выходов с открытым коллектором:

- Высокий уровень ("1") будет, когда на всех выходах состояние "1".
- Если на одном (или нескольких) выходах низкий уровень ("0"), то в месте соединения будет уровень "0".

! Т.о. такое соединение эквивалентно операции логического умножения → используют термины "**монтажная логика**", "**монтажное И**".



✓ При работе с шиной данных с применением МС с открытым коллектором *управляющая схема* должна обеспечить условие:

выходы принимающих блоков (кроме передающего) приводятся в состояние “1”.

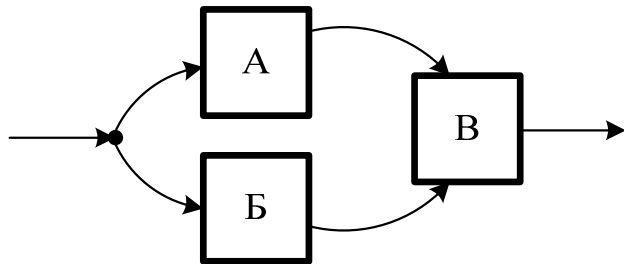
Тогда на шине будет уровень (“0” или “1”), который определяется передающим блоком.

Гонки/конкуренции/состязания

- В реальных цифровых элементах, вентилях, существует задержка между изменениями входных и выходных сигналов.
- ЦЭУ может содержать сложные цепи ЦЭ.
- При формировании уровня выходного сигнала могут быть задействованы параллельных цепи элементов логической схемы.



Входные сигналы изменились → должен измениться уровень выходного сигнала.



какие-то еще нет).

- Из-за неодинаковой задержки элементов в параллельных цепях элементов ожидаемое переключение происходит не одновременно.
- В итоге на выходе возможно появление кратковременных ложных уровней (на время, какие-то цепи уже переключились, а какие-то еще нет).

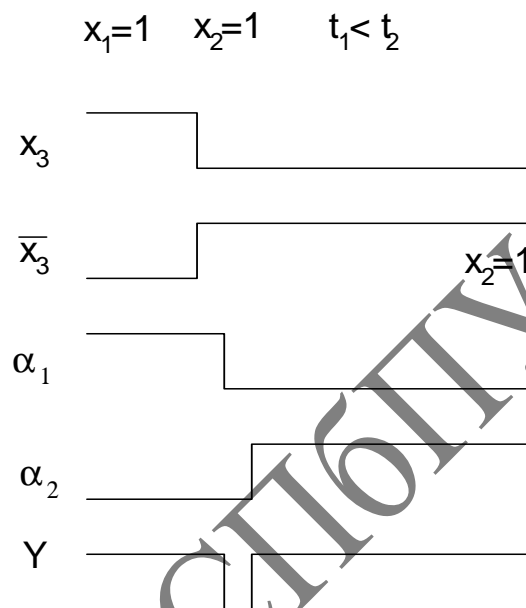
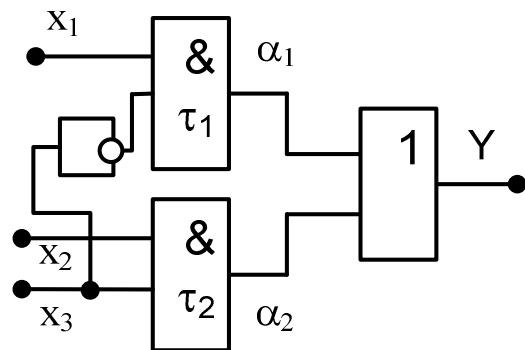
Такие процессы, связанные с неодновременным срабатывания параллельных цепей и появлением ложных выходных сигналов называют **конкуренциями, гонками, состязаниями**.

! После завершения процессов переключения элементов во всех параллельных ветвях схемы на выходе устанавливается корректное значение (для комбинационных устройств).

! Иногда возможность появления кратковременных ложных значений несущественно (иногда не реализуется). В ряде задач это нежелательно или недопустимо.

Пример:

$$Y = X_3 X_2 + X_1 \overline{X_3}$$



Имеет место конкуренция
(на выходах α_1 и α_2)



! Для КС можно формировать ЛС, в которой появление ложных сигналов из-за конкуренций будет *блокировано* (схемы **свободные от конкуренций**).

Метод *синтеза КС, свободной от конкуренций*: в карте Карно не должно быть соседних единиц не объединенных в группу.

		$x_3 x_2$			
		00	01	11	10
x_1	0	0	0	1	0
	1	1	1	1	0

		$x_3 x_2$			
		00	01	11	10
x_1	0	0	0	1	0
	1	1	1	1	0

$$Y = X_3 X_2 + X_1 \overline{X_3}$$

→

$$Y = X_3 X_2 + X_1 \overline{X_3} + X_1 X_2$$

При этом появляются “избыточные” элементы, однако они “блокируют” возможное появление ложного выходного сигнала.

3.6. Общие подходы к созданию ЦУ

а) *Очень низкий уровень интеграции*

Создание ЦУ на основе элементарных электронных приборов (резисторы, диоды, транзисторы и т.п.) в схемах вентилей ЛЭ (конечный разработчик делает все).

! Практически не применяется.

б) *Средний и высокий уровень интеграции*

(чипы/микросхемы).

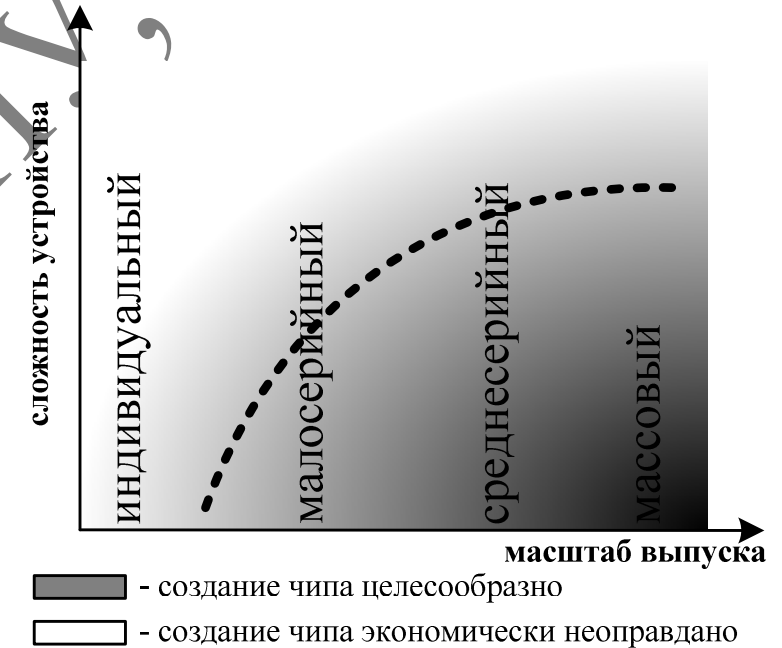
Подходы разработчиков и производителей зависят от масштаба выпуска и сложности устройства.

- Создание чипа требуемого ЦУ.

- Дорого и долго, по разработке и организации производства (легче для простых ЦУ, хуже для сложных).

- Имеет смысл при достаточно больших масштабах выпуска (для простых ЦУ требования меньше, для сложных – выше).

- Наилучшие параметры устройства.



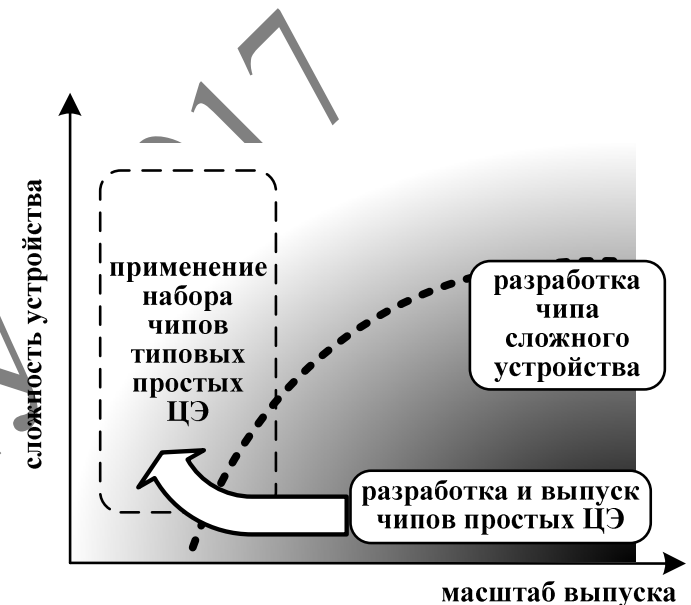
! Распространен выпуск линеек чипов простых [базовых] типов ЦЭ как деталей для сложных ЦУ.

- Использование выпускаемых чипов ЦЭ относительно простых [базовых] универсальных функциональных типов (производитель типовых ЦЭ). + Создание из них устройств [сложных, специализированных] (пользователь ИС, разработчик конечного ЦЭУ).

- Распространенность подхода обеспечивает массовость производства типовых типов ЦЭ.

- Целесообразно для широкого спектра условий.

- Параметры не такие хорошие, как для полностью интегрального исполнения конечного ЦУ.



! ПРОБЛЕМА

Сложные и недостаточно массовые ЦЭУ:

- единая ИС *очень* дорого, долго разработки;

- но и схема на простых ИС тоже не дешево, долго, габариты и т.п.

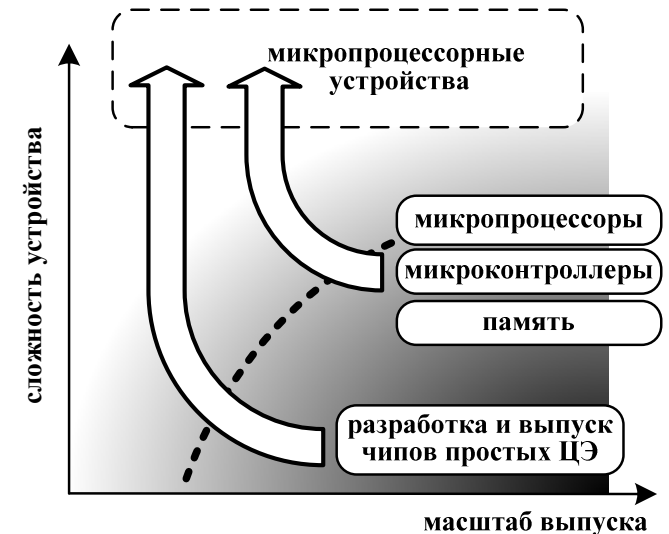
в) Микропроцессорные устройства

Актуально: разнообразные, но очень сложные задачи [частные, малые масштабы применения]; снижение габаритов (очень высокий уровень интеграции), → *новый тип архитектуры ЦУ*:

- Преобразование входных данных представляется как **последовательность** более простых операций (по программе).

- Базовые элементы (массовый выпуск): микропроцессор, микроконтроллер; ОЗУ и т.п. ...

- Конечный функционал конкретного ЦУ определяется внесенной



программой (может меняться).

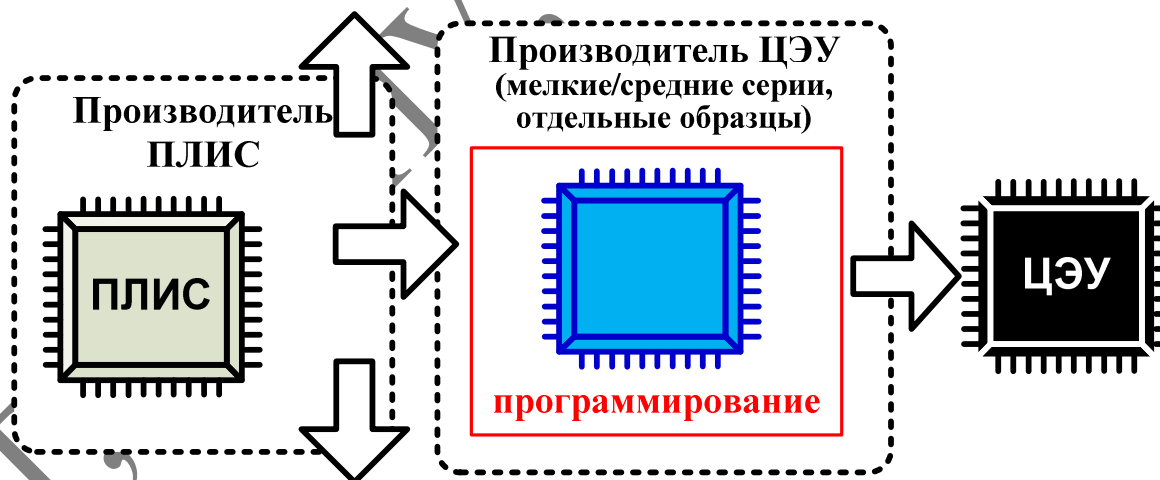
! Универсальность и доступность. Проигрыш в *быстродействии* (сложности, габаритах и т.п.).

г) Программируемые логические интегральные схемы

Требования: не очень большие масштабы выпуска; "средняя/высокая" сложность. Два первых подхода максимально проявляют недостатки и не вполне проявляют свои достоинства.

Такая ниша сделала привлекательным применение **ПЛИС**.

ПЛИС - специальный чип, который может быть подвергнут процедуре "программирования" (изменение контактных соединений внутри чипа), для того, чтобы он стал выполнять требуемые ЛФ. В итоге получают чип требуемого ЦЭУ.



Сборка на основе типовых ИМС	ПЛИС	Разработка ИМС ЦЭУ
Разработка схемы и платы + ИМС + изготовление	относительно дорогой чип + программирование	Разработка чипа и технологии производства
Дорого Долго	Относительно дешево Очень быстро	Очень дорого Очень долго

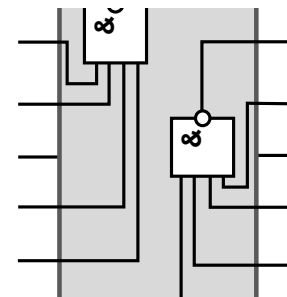
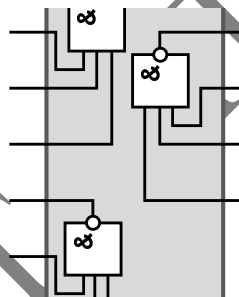
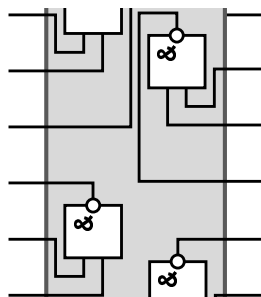
! Развитие технологий создания и программирования ПЛИС (в т.ч. с возможностью *многократного перепрограммирования*) → очень привлекательно для создания малых серий

ЦЭУ (вплоть до единичных экземпляров) → ПЛМ стали специфическим вариантом "типовых" унифицированных элементов для создания сложных ЦЭУ.

(Более подробно о технологии ПЛИС в разделе 3.12).

3.7. Номенклатура базовых ЛЭ

- ✓ Все основные технологические серии содержат номенклатуру МС с базовыми логическими элементами (И, ИЛИ, И-НЕ, ИЛИ-НЕ, исключающее ИЛИ) и др. элементами простых операций.
- ✓ В силу разных причин (применимость + технологичность) в разных сериях есть более предпочтительные и распространенные варианты и наоборот.
- Чаще всего встречаются универсальные ЛЭ (И-НЕ, ИЛИ-НЕ).
- Чаще всего встречаются двухвходовые ЛЭ (несколько в одной схеме), реже ЛЭ с тремя и четырьмя входами (иногда бывают с большим числом входов, например 8 и даже 12 входов).



- ✓ Для отечественных МС в наименованиях характерны определенные аббревиатуры, определяющие тип логических элементов, которые содержит МС:

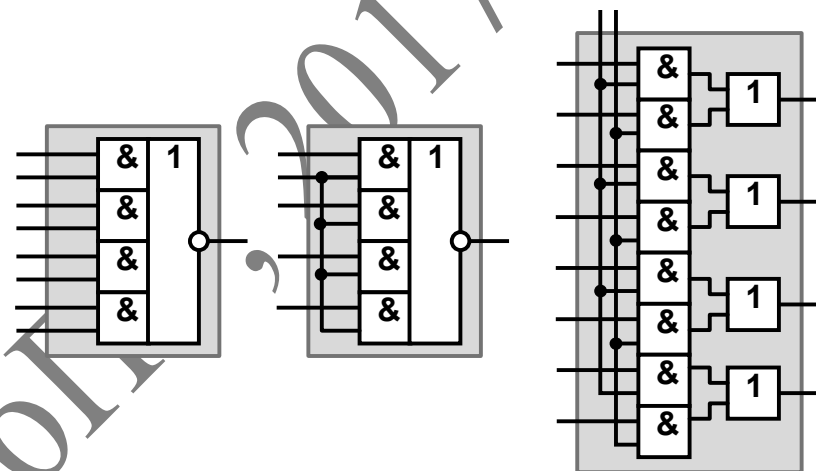
НЕ	И	И-НЕ	ИЛИ	ИЛИ-НЕ	Исключающее ИЛИ
"ЛН"	"ЛИ"	"ЛА"	"ЛЛ"	"ЛЕ"	"ЛП"

"ТЛ" – инверторы / И-НЕ с триггерами Шмидта. "ПУ" – НЕ, И-НЕ –преобразователи уровня.

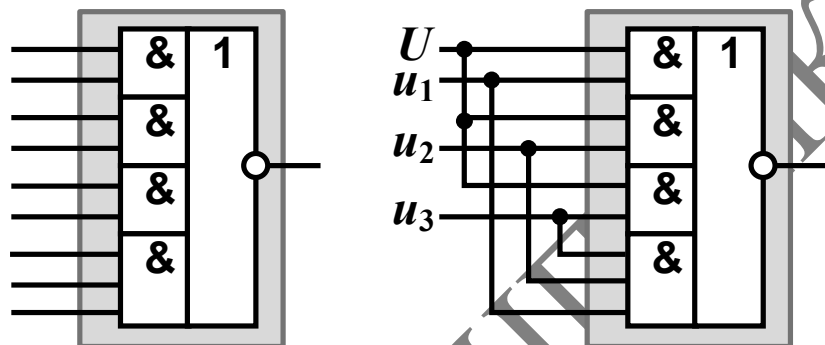
✓ Комбинированные ЛО

Присутствует широкая номенклатура комбинаций базовых ЛЭ

- Σ произведений / произведение Σ , ...
- Наборы ЛЭ с внутренней коммутацией...
- Несимметричные комбинации.



МС К155 ЛР3: И-4ИЛИ-НЕ



$$u_i \leftrightarrow x_i; U \leftrightarrow X: y = \overline{x_1 \cdot X + x_2 \cdot X + x_3 \cdot X + x_1 x_2 x_3}$$

а) Если $X = 0 \rightarrow y = \overline{x_1 x_2 x_3}$ **ЗИ-НЕ**

б) Если $X = 1 \rightarrow$

$$y = \overline{x_1 + x_2 + x_3 + x_1 x_2 x_3} = \overline{x_2 + x_3 + x_1(1 + x_2 x_3)} = \overline{x_2 + x_3 + x_1}$$

ЗИЛИ-НЕ